

Massimo Poncino

Curriculum Scientifico e Didattico

Biografia e Curriculum Sintetico

- Ha conseguito la Laurea in Ingegneria Elettronica presso il Politecnico di Torino in data 18/7/1989.
- Ha conseguito il titolo di *Dottore di Ricerca in Ingegneria Informatica e dei Sistemi* presso il Politecnico di Torino in data 1 Ottobre 1993.
- Dal Marzo 1993 al Maggio 1994 ha ricoperto la posizione di *Visiting Scientist* presso il *Department of Electrical and Computer Engineering* della University of Colorado, Boulder, USA. collaborando alle attività di ricerca e didattiche del dipartimento stesso.
- Dal Maggio 1994 al Giugno 1995 ha fruito di una Borsa di Studio di post-dottorato presso il Dipartimento di Automatica e Informatica del Politecnico di Torino sul tema della sintesi di circuiti a basso consumo energetico.
- Dal 1 Luglio 1995 al 30 Settembre 2001 ha prestato servizio come *Ricercatore Universitario*, Settore Scientifico KO5A - Sistemi di Elaborazione delle Informazioni presso la I Facoltà di Ingegneria del Politecnico di Torino.
- Dal 1 Ottobre 2001 al 30 Settembre 2004 ha prestato servizio come *Professore Associato a Tempo Pieno*, Settore Scientifico ING-INF/05 - Sistemi di Elaborazione delle Informazioni, presso la Facoltà di Scienze MM.FF.NN. dell'Università di Verona.
- Dal 1 Ottobre 2004 ha prestato servizio come *Professore Associato a Tempo Pieno* presso la I Facoltà di Ingegneria del Politecnico di Torino.
- Dal 1 Novembre 2006 è in servizio come *Professore Straordinario* presso la I Facoltà di Ingegneria del Politecnico di Torino.
- Gli interessi di ricerca vertono principalmente sull'automazione del progetto di sistemi digitali (*design automation*), con particolare enfasi sulla progettazione di sistemi a basso consumo energetico, la modellazione e la simulazione di sistemi su chip, e la sintesi automatica di sistemi digitali.
E' coautore di circa 200 pubblicazioni scientifiche tra monografie, capitoli di libri, articoli su rivista e in atti di conferenze internazionali, risultati di collaborazioni scientifiche con Università e aziende internazionali ed italiane.
Ha inoltre svolto attività di revisore per numerose riviste e conferenze internazionali della IEEE, ed ha fatto parte del Comitato di Programma di varie conferenze internazionale della ACM e della IEEE.
- E' *Associate Editor* delle *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* per il biennio 2006-2007.
- E' stato Valutatore di progetti di ricerca IST (Information Society Technologies) per la Commissione Europea nell'ambito della II Call del VI Programma Quadro (2003), sul tema "*Embedded Systems*".
- Come Ricercatore ha svolto esercitazioni per oltre 20 corsi universitari di Laurea e di Diploma, su argomenti che riguardano l'informatica di base, l'elettronica digitale, gli algoritmi e le strutture dati e i sistemi operativi. Come Ricercatore Confermato e Professore Associato, è stato titolare di oltre 20 corsi di Diploma Universitario e di Laurea. E' inoltre coautore di 2 testi didattici sull'informatica di base e sul collaudo dei circuiti digitali.

Attività Scientifica e Professionale

- *Associate Editor* delle *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems* per il biennio 2006-2007.
- Valutatore di progetti di ricerca IST (Information Society Technologies) per la Commissione Europea, nell'ambito della II Call del VI Programma Quadro (2003), sul tema "*Embedded Systems*".
- Membro del Comitato di Programma di conferenze internazionali:
 - *IEEE Alessandro Volta Memorial Workshop on Low Power Design* – 1999.
 - *ACM International Symposium on Low-Power Electronics and Design (ISLPED)* – 2000, 2001, 2002, 2003, 2004, 2005, 2006.
 - *International Conference on Embedded Systems and Applications (ESA)* – 2003.
 - *EDAA Ph.D. Forum*, associato a *Design, Automation and Test in Europe (DATE) Conference* – 2003, 2004, 2005, 2006.
 - *IEEE Design Automation and Test in Europe (DATE)* – 2004, 2005, 2006.
 - *International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS)* – 2004, 2005, 2006.
 - *International Conference on Embedded Software and Systems (ICISS)* – 2005.
 - *IFIP International Conference on Embedded And Ubiquitous Computing (EUC)* – 2005, 2006
 - *First International Workshop on Trustworthiness, Reliability and services in Ubiquitous and Sensor Networks (TRUST '06)* – 2006.
- Revisore di articoli per riviste internazionali:
 - *IEEE Transactions on Computers*
 - *IEEE Transactions on VLSI Systems*
 - *ACM Transactions on Design Automation of Electronic Systems*
 - *IEEE Transactions on Computer-Aided Design*
 - *IEEE Transactions on Systems, Man and Cybernetics*
 - *IEE Proceedings – Computers and Digital Techniques*
 - *IEE Electronic Letters*
 - *Integration: the VLSI Journal*
 - *Journal of Systems Architecture*
 - *International Journal on Parallel Programming*
- Revisore di articoli per conferenze internazionali:
 - *ACM/IEEE European Design and Test Conference* (1996)
 - *ACM/IEEE Design Automation Conference* (1993–2005)
 - *ACM/IEEE International Conference on CAD* (1994, 1997)
 - *IEEE VLSI Test Symposium* (1994)
 - *ACM/IEEE Great Lake Symposium on VLSI* (1994–1996, 2000–2005)
 - *ACM/IEEE International Symposium on Low Power Design* (1996–2005)
 - *IEEE Design Automation and Test in Europe (DATE)* (2000–2005)
 - *IEEE Alessandro Volta Memorial Workshop on Low Power Design* (1999)
 - *International Workshop on Power And Timing Modeling, Optimization and Simulation (PATMOS)* (1999–2005)
 - *International Conference on Embedded Software and Systems (ICISS)* (2005)

- *IFIP International Conference on Embedded and Ubiquitous Computing (EUC)* (2005)
- *Session Chair* in conferenze internazionali:
 - *GLS-VLSI-96: ACM/IEEE Great Lakes Symposium on VLSI*, Ames, Iowa, Marzo 1996.
 - *DATE'98: IEEE Design Automation and Test in Europe*, Parigi, Febbraio 1998.
 - *VOLTA '99: IEEE Alessandro Volta Memorial Workshop on Low-Power Design*, Como, Marzo 1999.
 - *ISLPED'00: ACM/IEEE International Symposium on Low-Power Electronics*, Rapallo, Luglio 2000.
 - *DATE'02: IEEE Design Automation and Test in Europe*, Parigi, Marzo 2002.
 - *DAC-39: 39th ACM Design Automation Conference*, New Orleans, Giugno, 2002.
 - *DATE'04: IEEE Design Automation and Test in Europe*, Parigi, Marzo 2004. Parigi, Febbraio 2004.
 - *ISLPED'04: ACM/IEEE International Symposium on Low-Power Electronics*, Newport Beach, USA, Agosto 2004.
 - *DATE'05: IEEE Design Automation and Test in Europe*, Munich, Marzo 2004. Marzo 2005.
- *Premi e Onorificenze:*
 - Premio per il miglior articolo (*Best Paper Award*) presentato alla conferenza internazionale *IEEE EuroDAC'96: IEEE European Design Automation Conference*.
- *Corsi e seminari in Conferenze internazionali:*
 - "Design of Low-Power Circuits and Systems", Conference Tutorial a *IEEE EuroDAC*, Brighton, Inghilterra, 22/9/1995.
 - "Programmable Devices: The Solution to Rapid System Design", Conference Tutorial a *IEEE 6th GLS-VLSI*, Ames, USA, 18/3/1996.
 - "High-Level Power Optimization of Digital CMOS Circuits and Systems," Conference Tutorial a *IEEE ISCAS'99*, Orlando, USA, 30/5/1999.
 - "RTL And Gate-Level Power Optimization of Digital Circuits" Conference Tutorial a *IEEE ISCAS'2000*, Ginevra, Svizzera, 28/5/2000.
 - "RTL Power Optimization: Concepts, Tools, and Design Experiences," Conference Tutorial a *IEEE DATE'2004*, Parigi, Francia, 20/2/2004.
 - "Coherent or not Coherent? What Programming Model for Energy-Efficient MPSoCs?," *invited seminar* nell'ambito del corso *Power-Aware Computing*, presso Dagstuhl International Conference and Research Center for Computer Science, 7/4/2005.
- *Membro del Council of Communications Advisors*, associazione americana di consulenti nel ramo ICT.
- *Membro della IEEE.*

Attività di Ricerca di Base

L'attività di ricerca verte principalmente sulla **progettazione automatica di sistemi digitali**, ed è stata svolta in collaborazione con i seguenti gruppi di ricerca:

- *Dipartimento di Automatica e Informatica del Politecnico di Torino* (Prof. Enrico Macii);
- *Dipartimento di Elettronica, Informatica e Sistemistica dell'Università di Bologna* (Prof. Luca Benini).
- *Centro per l'Applicazione delle Scienze e Tecnologie dell'Informazione dell'Università di Urbino* (Prof. Alessandro Bogliolo).
- *Center for Integrated Systems della Stanford University* (Prof. Giovanni De Micheli);
- *Department of Electrical and Computer Engineering della University of Colorado* (Prof. Fabio Somenzi);

Cinque sono i campi in cui sono stati ottenuti risultati scientifici di particolare rilievo.

Progetto di circuiti digitali a basso consumo di potenza: La richiesta di dispositivi elettronici a basso consumo di potenza (in particolare, calcolatori ed apparecchi per telecomunicazione) da parte dei produttori di sistemi digitali sta assumendo dimensioni sempre più rilevanti nello scenario dell'industria microelettronica mondiale. Due sono principalmente i fattori che hanno contribuito a questa tendenza. Il primo è strettamente legato alla crescente diffusione di dispositivi alimentati a batteria, i quali richiedono l'impiego di circuiti per l'elaborazione di grandi quantità di informazione ad elevatissima velocità. In questo tipo di applicazioni, dispositivi a basso consumo di potenza sono necessari per soddisfare i requisiti di prestazioni e di funzionalità richiesti senza necessitare di un eccessivo dispendio dell'energia fornita dagli alimentatori a carica. Questo, al fine di allungare il tempo di funzionamento del sistema contenendo al massimo il peso delle batterie che debbono essere mantenute a bordo dell'apparecchio.

Il secondo aspetto fondamentale è invece di tipo tecnologico. Il consumo eccessivo di potenza è diventato un fattore limitante per l'aumento della densità di integrazione. Al crescere della densità e della dimensione dei circuiti, si rende necessario l'utilizzo di *package* e di sistemi di raffreddamento molto costosi per il singolo microcircuito.

In questo ambito, la ricerca è stata focalizzata in particolare sullo sviluppo di strumenti automatici per l'ottimizzazione per basso consumo e per la *stima* del consumo stesso ad alti livelli di astrazione. La natura *dinamica* (cioè dipendente dagli stimoli esterni) del consumo di potenza richiede infatti una stretta correlazione tra gli strumenti di ottimizzazione e quelli di "previsione" dell'impatto delle trasformazioni da realizzare sul circuito. Per ovvie ragioni, questa stima deve poter avvenire il più in anticipo possibile rispetto alla realizzazione fisica del circuito.

Questa area costituisce il filone principale della ricerca, e si è sviluppato secondo diverse ramificazioni, che vanno da aspetti riguardanti i sistemi operativi ad aspetti più prettamente tecnologici, coprendo quindi tutti i livelli di astrazione della progettazione. L'argomento coinvolge anche aree non strettamente circuitali, quali ad esempio gli aspetti legati all'ottimizzazione della gestione delle batterie.

Modellazione di sistemi complessi hardware/software: Le moderne tecnologie permettono ormai di integrare su un singolo chip un intero sistema digitale, che comprende uno o più processori, memorie di varia natura, le relative interconnessioni, e componenti non standard quali sensori, interfacce, e persino componenti analogici. Si parla in questo senso di sistemi su chip (*Systems-on-Chip*).

La modellazione di tali sistemi è un problema estremamente complesso, e che impatta le fasi di progetto successive. Un compromesso accettabile consiste nel modellare esclusivamente le parti digitali (processori, memorie e periferici); questo permette di utilizzare strumenti quali linguaggi di descrizione standard (per es. C/C++ per il software, e VIIDL per l'hardware). Questo compromesso non risolve però tutti i problemi, in quanto si tratta di far coesistere linguaggi e simulatori di natura diversa. Il problema, noto in letteratura come *co-simulazione*, è stato affrontato in passato soprattutto ricorrendo alla costruzione di speciali interfacce tra il mondo hardware e quello software (ed i rispettivi simulatori).

In questo ambito, la ricerca è stata focalizzata in particolare sull'utilizzo di linguaggi di descrizione (SystemC) che permettano una co-simulazione (e quindi anche un co-progetto) *omogenea*, cioè usando un unico simulatore per descrivere e simulare sia l'hardware che il software. Per rendere questo possibile, è necessario astrarre

ed interfacciare opportunamente il modello del software, che deve eseguito su un processore, descritto in hardware. Le metodologie proposte hanno carattere sufficientemente generale da poter rimpiazzare fisicamente i modelli con componenti hardware o software (sotto forma di piastre).

Sintesi e ottimizzazione di sistemi digitali: Le sempre più elevate frequenze di operazioni dei moderni sistemi digitali hanno cambiato l'obiettivo principale degli strumenti di sintesi automatica. Se prima essi miravano alla realizzazione di implementazioni con minime dimensioni, oggi il miglioramento delle prestazioni è diventato l'obiettivo primario.

Questa esigenza è particolarmente sentita per sistemi quali quelli a microprocessore (*general-purpose* o *embedded*), dove, a seconda dell'applicazione, si cerca di minimizzare o la *latenza* delle operazioni, o la quantità di informazione processabile in un dato tempo (*throughput*).

La ricerca in questo settore ha riguardato in particolare l'ottimizzazione delle prestazioni di circuiti specificati sia a livello logico, sia a livello *Register Transfer*. Una soluzione innovativa che è stata formulata in questo contesto consiste nella progettazione automatica di unità a *latenza variabile*, le cui prestazioni cioè variano a seconda delle condizioni di ingresso.

Manipolazione simbolica di funzioni logiche: I diagrammi di decisione binaria (BDD) sono considerati una delle rappresentazioni più efficienti per la maggior parte delle funzioni logiche. Essi permettono di rappresentare in modo relativamente compatto funzioni di centinaia di variabili. Inoltre, la struttura ricorsiva di questi diagrammi permette di formulare efficientemente molte operazioni che hanno complessità esponenziale nel caso di altre rappresentazioni (per esempio, le somme di prodotti).

Questa struttura dati si presta inoltre in modo naturale a rappresentare la codifica di insiemi di oggetti in modo implicito, tramite la *funzione caratteristica* dell'insieme, cioè una funzione Booleana che assume il valore vero per gli elementi appartenenti all'insieme. Questo permette di estendere l'efficienza dei BDD dalle operazioni *logiche* (AND, OR, NOT, etc) alle operazioni su *insiemi* (inclusione, appartenenza, etc).

In questo contesto, è stato sviluppato, in collaborazione con il gruppo di ricerca della *University of Colorado*, un pacchetto software per la gestione dei BDD e di una loro versione estesa adatta per la rappresentazioni di grafi, matrici e funzioni a valori interi, detti ADD. Utilizzando queste strutture si sono risolti problemi di diversa natura, e soprattutto aventi dimensioni non trattabili con strumenti classici. Per esempio, la codifica degli stati di un circuito con centinaia di elementi di memoria, oppure la soluzione di problemi di teoria dei grafi aventi miliardi di vertici.

Verifica di sistemi a stati finiti La maggior parte dei sistemi digitali sono rappresentabili come *sistemi a stati finiti*, dove cioè il sistema è visto come un insieme di stati all'interno dei quali può evolvere in base agli stimoli esterni (macchina a stati finiti).

Questa vista si applica a diversi livelli di astrazione: al livello più alto gli stati possono essere *modi operativi* del sistema (per esempio, diversi livelli di attività di un processore); al livello più basso, gli stati possono per esempio rappresentare la configurazione dei vari transistor che compongono il circuito (on/off). Indipendentemente dal livello, è possibile rappresentare in modo compatto lo stato del sistema effettuando *l'attraversamento* del sistema, cioè visitandone tutti gli stati. Le tecniche basate su BDD hanno permesso di rappresentare in modo implicito sistemi di dimensioni molto grandi (miliardi di stati). Tuttavia, nel di rappresentazioni a basso livello, l'enorme numero di stati impedisce comunque la trattabilità in modo *esatto* del sistema.

In questo contesto, si sono sviluppate delle tecniche di *attraversamento approssimato*, ossia algoritmi per calcolare e sfruttare informazioni sulla raggiungibilità degli stati di un circuito sequenziale; l'approssimazione consiste in una sovrastima di questa informazione, che permette di ottimizzare circuiti sequenziali che nessun metodo tradizionale non specifico è in grado di trattare.

Questa tecnica fortemente innovativa permette anche di effettuare la *verifica conservativa* e la *verifica probabilistica*. Nel primo caso, anziché dimostrare la validità di una proprietà, si può dimostrare la non validità delle proprietà complementari. Nel secondo caso, si può associare una probabilità di essere vera ad una data proprietà.

Simulazione e collaudo di di sistemi digitali: La generazione delle sequenze di collaudo (ATPG: *Automatic Test Pattern Generation*) è stato l'argomento della corso di Dottorato, durante il quale è stato sviluppato un sistema di ATPG per circuiti sequenziali al livello logico, in grado di identificare guasti di tipo *stuck-at*. Tale

strumento è basato su tecniche topologiche, ma utilizza anche le informazioni sulla raggiungibilità degli stati, calcolata con un'efficiente tecnica di simulazione a tre valori.

Un'altra direzione di ricerca ha riguardato l'interazione del collaudo con la sintesi logica. In particolare si è studiato il legame tra la rimozione delle ridondanze (utile nel contesto del collaudo per aumentare la *testabilità* di un circuito) con la minimizzazione del circuito stesso. Questo approccio è stato rivisitato ed applicato con successo a livello più alto a sistemi complessi contenenti *core processor*, quali quelli tipicamente utilizzati in sistemi *embedded* o *digital signal processing*.

Altri interessi di ricerca includono:

- Progetto di gerarchie di memoria in sistemi a microprocessore;
- Sistemi distribuiti ed architetture multiprocessore.
- Analisi *spettrale* di funzioni logiche;
- Sintesi ed ottimizzazione per implementazioni su logiche programmabili (in particolare FPGA);
- Applicazioni di tecniche di simulazione e di verifica allo studio di prestazioni di protocolli di comunicazione;
- Applicazioni di reti neurali e automi cellulari per la simulazione di circuiti digitali;

Attività di Ricerca Applicata

Alcune delle competenze descritte nella precedente sezione hanno portato alla collaborazione con industrie del settore ed Università, finalizzate nei seguenti progetti di ricerca finanziati:

- Progetto ESPRIT-OMI 20.761 "ASCISSA" (*Adopting SCI and SSA Interconnects in advanced microprocessor-based PC servers*), in collaborazione con Olivetti Personal Computer, SGS-Thomson (Inghilterra), IBM Havant (Inghilterra), Dolphin-ICS (Norvegia), Oslo University (Norvegia), e Università di Genova, conclusosi il 31/12/1996.
- Progetto sul *Stima e ottimizzazione del consumo a livello sistema*, in collaborazione con Hewlett-Packard. IIP Labs di Bristol, Inghilterra, 1998/1999.
- Progetto sul *Stima della dissipazione di potenza ad alto livello di astrazione*, in collaborazione con Central R&D. SGS-Thomson, Agrate Brianza, negli anni 1997-1999.
- Progetto su *Verifica formale di componenti modulari*, in collaborazione con Central R&D, SGS-Thomson, Agrate Brianza, 1999.
- Progetto di ricerca bilaterale *Sintesi e verifica di circuiti e sistemi digitali basate su tecniche di elaborazione simbolica*, (con University of Colorado at Boulder), finanziato dal Consiglio Nazionale delle Ricerche. 1996-1997.
- Progetto di ricerca coordinato *Metodologie per il progetto di circuiti e dispositivi microelettronici complessi ed altamente collaudabili*, (in collaborazione con il Politecnico di Milano) finanziato dal Consiglio Nazionale delle Ricerche, 1996-1998.
- Progetto di ricerca coordinato *Metodologie e strumenti per la progettazione automatica di circuiti e sistemi digitali*, (in collaborazione con Politecnico di Milano e Università di Brescia) finanziato dal Consiglio Nazionale delle Ricerche, 1999-2000.
- Progetto ESPRIT 26.796 "PEOPLE" (*Power Estimation for Fast Exploration of Embedded Systems*). in collaborazione con Italtel, Alcatel (Germania), ARM (Inghilterra), Leda (Francia) e OFFIS (Germania), conclusosi il 31/12/2000.
- Progetto IST-2000-30093 "EASY" (*Energy-Aware System-on-chip design of the HIPERLAN/2 standard*), in collaborazione con ST Microelectronics, InterCom (Grecia), Università di Patrasso (Grecia). Fraunhofer Institute (Germania), IMEC (Belgio), AUTH (Belgio).
- Progetto IST-2001-11476 "POET" (*Power Optimizations for Embedded systems*) in collaborazione con Alcatel (Germania), ARM (Inghilterra), OSC (Germania), iniziato il 1/10/2001 (durata 36 mesi).
- Progetto IST-2001-34607 "SYMBAD" (*Formal Verification in System Level Based Design*) in collaborazione con TNI-Valiosys (Francia), ST (Italia), INESC (Portogallo), iniziato il 1/3/2002 (durata 27 mesi).
- Progetto di ricerca su "Modellazione, simulazione e sintesi di sistemi embedded di rete", in collaborazione con Telecom Italia LAB, Torino, iniziato il 1/5/2002 (durata 12 mesi).
- Progetto di ricerca su "Tecnologie low-power per terminali mobili," in collaborazione con Telecom Italia LAB, Torino, iniziato il 1/10/2003 (durata 12 mesi).

Attività Organizzativa

Attività Istituzionali

- Dall'a.a. 1995/1996 all'a.a. 2001/2002 è stato membro della Commissione Test di Ammissione del Politecnico di Torino.
- Segretario del Consiglio del Corso di Laurea in Informatica e del Corso di Laurea in Tecnologie dell'Informazione (a.a. 2001/2002 e 2002/2003);
- Responsabile dell'area Progettazione Digitale del Centro di Competenza per la Progettazione di Sistemi Dedicati presso l'Università di Verona (1/10/2001-30/9/2004).
- Delegato del Preside della Facoltà di Scienze MM.FF.NN. per l'Informatica (1/7/2002-30/9/2004);
- Membro del *Gruppo di Indirizzo dei Servizi Informatici di Ateneo* (organo di Ateneo per la definizione del budget di Ateneo per i Servizi Informatici) (1/7/2002-30/9/2004);

Commissioni Giudicatrici di Concorso

- Membro della Commissione Giudicatrice del concorso pubblico per titoli ed esami, riservato a un posto di collaboratore tecnico (VI qualifica funzionale) dell'area tecnico-scientifica di cui all'avviso pubblicato all'Albo Ufficiale del Politecnico di Torino in data 3.4.1997.
- Membro della Commissione Giudicatrice di un concorso per l'assegnazione di due Borse di Studio sul tema "Modellizzazione e valutazione della potenza dissipata da macrocelle complesse descritte a livello funzionale", nell'ambito del progetto di ricerca con SGS-Thomson;
- Membro della Commissione Giudicatrice di un concorso per l'assegnazione di quattro Borse di Studio sul tema "Sviluppo di strumenti CAD per il progetto di sistemi digitali a basso consumo di potenza," nell'ambito del progetto ESPRIT "PEOPLE", 1998.
- Membro della Commissione Giudicatrice per l'esame finale per il conferimento del titolo di Dottore di Ricerca (XV Ciclo) in Ingegneria Informatica e dei Sistemi del Dipartimento di Automatica e Informatica del Politecnico di Torino, 2002.
- Membro della Commissione Giudicatrice di un concorso per l'assegnazione di un assegno di ricerca sull'argomento "Integrazione e simulazione di codice SystemC con altri linguaggi", 2002.
- Membro della Commissione Giudicatrice per l'ammissione al XVIII Ciclo di Dottorato in Ingegneria Informatica e dei Sistemi del Dipartimento di Automatica e Informatica del Politecnico di Torino, 2002.
- Membro della Commissione Giudicatrice per l'ammissione al XVIII Ciclo di Dottorato in Ingegneria Informatica del Dipartimento di Informatica dell'Università di Verona, 2003.
- Presidente della Commissione Giudicatrice di un concorso per l'assegnazione di un assegno di ricerca sull'argomento "Cosimulazione di sistemi misti hardware/software", 2003.

Attività Didattica

Corsi Universitari

Seminari nell'ambito di corsi universitari

- Seminario "Il linguaggio C", nel corso di *Fondamenti di Informatica I*, a.a. 1991/92, I Anno del Corso di Laurea in Ingegneria Elettronica, docente Prof. G. Bruno.
- Seminario "Il linguaggio BASIC", nel corso di *Fondamenti di Informatica*, a.a. 1994/95, II Anno del Corso di Laurea in Ingegneria Meccanica, docente Prof. P. Lepora.
- Seminario "Il linguaggio C e sue applicazioni" nel corso *Fondamenti di Informatica*, a.a. 1994/95, I Anno del Corso di Laurea in Ingegneria Gestionale, docente Prof. A. Lioy.

Esercitazioni

Anno accademico 1994/1995

- Esercitazioni del corso di tutorato relativo all'insegnamento di *Fondamenti di Informatica III*, Prof. P. Camurati, (II semestre, I anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi, (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

Anno accademico 1995/1996

- Esercitazioni nell'ambito dell'insegnamento di *Fondamenti di Informatica II* (I semestre, II Anno del Corso di Laurea in Ingegneria Informatica, docente Prof. Paolo Camurati);
- Esercitazioni nell'ambito dell'insegnamento di *Fondamenti di Informatica II* (II semestre, II Anno del Corso di Laurea in Ingegneria Informatica, docente Prof. Paolo Camurati - Sede di Mondovì);
- Esercitazioni nell'ambito dell'insegnamento di *Elementi di Informatica Aziendale* (Corso annuale, I Anno del Diploma Universitario Europeo in Produzione Industriale, docente Prof. Antonio Lioy);
- Esercitazioni nell'ambito dell'insegnamento di *Informatica di Base* (I semestre, I Anno del Diploma Universitario in Ingegneria Energetica,
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Fondamenti di Informatica III*, Prof. P. Camurati, (II semestre, I anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi, (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica). docente Prof. Luigi Gilli).

Anno accademico 1996/1997

- Esercitazioni nell'ambito dell'insegnamento di *Elementi di Informatica Aziendale* (Corso annuale, I Anno del Diploma Universitario Europeo in Produzione Industriale, docente Prof. Antonio Lioy);
- Esercitazioni nell'ambito dell'insegnamento di *Fondamenti di Informatica* (II semestre, I Anno del Corso di Laurea in Ingegneria Chimica/Ambiente e Territorio/Elettrica, docente Ing. Enrico Macii);
- Esercitazioni nell'ambito dell'insegnamento di *Informatica di Base* (I semestre, I Anno del Diploma Universitario in Ingegneria Energetica, docente Prof. Luigi Gilli);
- Esercitazioni nell'ambito dell'insegnamento di *Reti Logiche* (II semestre, IV Anno del Corso di Laurea in Ingegneria Elettronica, docente Prof. Luigi Gilli - II Facoltà di Ingegneria).
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Fondamenti di Informatica III*, Prof. P. Camurati, (II semestre, I anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi. (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

Anno accademico 1997/1998

- Esercitazioni nell'ambito dell'insegnamento di *Informatica di Base* (I semestre, I Anno del Diploma Universitario in Ingegneria Energetica, docente Prof. Luigi Gilli);
- Esercitazioni nell'ambito dell'insegnamento di *Elementi di Informatica Aziendale* (Corso annuale, I Anno del Diploma Universitario Europeo in Produzione Industriale, docente Prof. Antonio Lioy);
- Esercitazioni nell'ambito dell'insegnamento di *Reti Logiche* (II semestre, IV Anno del Corso di Laurea in Ingegneria Elettronica, docente Prof. Luigi Gilli - II Facoltà di Ingegneria);
- Esercitatore del corso di *Fondamenti di Informatica* (II semestre, II Anno del Corso di Laurea in Ingegneria Meccanica, docente Prof. Paolo Lepora).
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Fondamenti di Informatica III*, Prof. P. Camurati. (II semestre, I anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).
- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi. (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

Anno accademico 1998/1999

- Esercitazioni nell'ambito dell'insegnamento di *Informatica di Base* (I semestre, I Anno del Diploma Universitario in Ingegneria Energetica, docente Prof. Luigi Gilli);

Anno accademico 1999/2000

- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi. (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

Anno accademico 2000/2001

- Esercitazioni del corso di tutorato relativo all'insegnamento di *Sistemi Operativi*, Prof. P. Montuschi. (II semestre, II anno del Corso di Diploma Universitario a Distanza in Ingegneria Informatica ad Automatica).

Affidamenti e Titolarità

Anno accademico 1998/1999

- Corso di *Fondamenti di Informatica*, (I Semestre, I Anno del Diploma Universitario in Edilizia);
- Corso di *Elementi di Informatica Aziendale (I)* (I Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale);
- Corso di *Elementi di Informatica Aziendale (II)* (II Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale).

Anno accademico 1999/2000

- Corso di *Elementi di Informatica Aziendale (I)* (I Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale);
- *Fondamenti di Informatica*, (I Semestre, I Anno del Diploma Universitario in Ingegneria Meccanica e Aerospaziale);
- *Sistemi Informativi II* (I Semestre, I Anno del Diploma Universitario in Sistemi Informativi Territoriali);
- *Elementi di Informatica Aziendale (II)* (II Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale).

Anno accademico 2000/2001

- Corso di *Elementi di Informatica Aziendale (I)* (I Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale);
- *Sistemi Informativi II* (I Semestre, III Anno del Diploma Universitario in Sistemi Informativi Territoriali. Facoltà di Architettura);
- *Fondamenti di Informatica A1*, (I Semestre, I Anno del Corso di Laurea in Ingegneria Gestionale);
- Corso di *Elementi di Informatica Aziendale (II)* (II Semestre, I Anno del Diploma Universitario Europeo in Produzione Industriale);
- *Fondamenti di Informatica E*, (II Semestre, I Anno del Corso di Laurea in Ingegneria Gestionale);

Anno accademico 2001/2002

- Corso di *Elementi di Informatica di Base* (I Quadrimestre, I Anno del Corso di Laurea in Produzione Industriale, Politecnico di Torino);
- Corso di *Sistemi Operativi* (II-III Quadrimestre, II Anno del Corso di Laurea di Informatica. Università di Verona);
- Corso di *Laboratorio di Sistemi Operativi* (III Quadrimestre, II Anno del Corso di Laurea di Informatica. Università di Verona);
- Corso di *Sistemi Operativi Avanzati* (III Quadrimestre, IV Anno del Corso di Laurea di Informatica. Università di Verona);

Anno accademico 2002/2003

- Corso di *Sistemi Operativi* (II-III Quadrimestre, II Anno del Corso di Laurea di Informatica. Università di Verona);
- Corso di *Architetture Multimediali* (III Quadrimestre, II Anno del Corso di Laurea Specialistica in Sistemi Intelligenti e Multimediali, Università di Verona);
- Corso di *Sistemi Operativi Avanzati* (III Quadrimestre, I Anno del Corso di Laurea Specialistica in Informatica, Università di Verona);
- Corso di *Basi di Dati e Sistemi Informativi Aziendali* (II Quadrimestre, II Anno del Corso di Laurea in Produzione Industriale, Politecnico di Torino);

Anno accademico 2003/2004

- Corso di *Sistemi Operativi* (II-III Quadrimestre, II Anno del Corso di Laurea di Informatica, Università di Verona);
- Corso di *Architetture Multimediali* (I Quadrimestre, II Anno del Corso di Laurea Specialistica in Sistemi Intelligenti e Multimediali, Università di Verona);
- Corso di *Sistemi Operativi Avanzati* (I Quadrimestre, I Anno del Corso di Laurea Specialistica in Informatica, Università di Verona);
- Corso di *Basi di Dati e Sistemi Informativi Aziendali* (II Quadrimestre, II Anno del Corso di Laurea in Produzione Industriale, Politecnico di Torino);
- Corso di *Reti e Applicazioni Telematiche* (II Quadrimestre, III Anno del Corso di Laurea in Produzione Industriale, Politecnico di Torino);

Anno accademico 2004/2005

- Corso di *Sintesi e Ottimizzazione dei Sistemi Digitali* (I Bimestre, II Anno del Corso di Laurea Specialistica in Informatica, Politecnico di Torino);
- Corso di *Basi di Dati e Sistemi Informativi Aziendali* (II Quadrimestre, II Anno del Corso di Laurea in Produzione Industriale, Politecnico di Torino);
- Corso di *Informatica* (II Quadrimestre, I Anno del Corso di Laurea in Ingegneria Industriale, I Corso);